

8

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-331342  
(P2001-331342A)

(43) 公開日 平成13年11月30日 (2001. 11. 30)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
G 0 6 F 11/22	3 6 0	G 0 6 F 11/22	3 6 0 A 5 B 0 4 2
3/00	6 5 2	3/00	6 5 2 B 5 B 0 4 8
3/14	3 2 0	3/14	3 2 0 B 5 B 0 6 9
11/32		11/32	E 5 E 5 0 1

審査請求 有 請求項の数 6 O L (全 8 頁)

(21) 出願番号 特願2000-151940(P2000-151940)

(22) 出願日 平成12年 5 月23日 (2000. 5. 23)

(71) 出願人 000168285

甲府日本電気株式会社  
山梨県甲府市大津町1088-3

(72) 発明者 末木 耕一

山梨県甲府市大津町1088-3 甲府日本電  
気株式会社内

(74) 代理人 100108578

弁理士 高橋 昭男 (外3名)

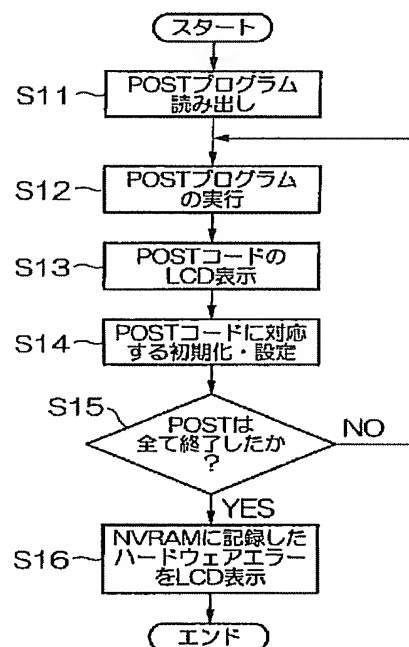
最終頁に続く

(54) 【発明の名称】 情報処理装置のエラー表示方法、及びそのプログラムを記録した記録媒体

(57) 【要約】

【課題】 必要な情報を的確に表示する情報処理装置のエラー表示方法、及びそのプログラムを記録した記録媒体を提供する。

【解決手段】 電源投入時、CPUは、BIOS-ROMからPOSTを行うプログラムを読み込み、実行する (ステップS11、S12)。次に、POSTの進行状況に従い、対応するPOSTコードの表示と初期化・設定を行う (ステップS13、S14)。POST中にPCIパリティエラーが発生すると、PCIサウスブリッジ回路から、SMIがPCIパリティエラーにより発生したことを知る。PCIパリティエラーの情報をNVRAMのハードウェアエラー情報格納エリアに記録した後、次のPOSTによりPOSTコードを上書き表示する (ステップS13)。全てのPOSTが終了した場合、NVRAMからハードウェアエラー情報を入手し、"PCI PERR" と表示する (ステップS16)。



## 【特許請求の範囲】

【請求項 1】 電源投入時に自己診断を行い、自己診断内容とエラー内容を表示する情報処理装置のエラー表示方法であって、

自己診断の途中で発生したハードウェアのエラー情報を、一度記録する処理と、

自己診断の最後に、自己診断のエラー表示の終了後、一度記録したハードウェアのエラー内容を読み出して、再表示する処理と、

を含むことを特徴とする情報処理装置のエラー表示方法。

【請求項 2】 ハードウェアのエラー情報を表示する情報処理装置のエラー表示方法であって、

エラーの内容により優先順位を付ける処理と、

複数のハードウェアのエラーが発生した場合、一番優先順位の高いハードウェアのエラーを検出する処理と、

検出した一番優先順位の高い、ハードウェアのエラー情報を表示する処理と、

を含むことを特徴とする情報処理装置のエラー表示方法。

【請求項 3】 ハードウェアのエラー情報を表示する情報処理装置のエラー表示方法であって、

エラーの内容により優先順位を付ける処理と、

ハードウェアのエラー回数を計数する処理と、

予め決められた回数以上のエラーの発生を検出する処理と、

低い優先順位のハードウェアのエラーは、予め決められた回数以上、エラーが発生した場合に表示する処理と、

を含むことを特徴とする情報処理装置のエラー表示方法。

【請求項 4】 電源投入時に自己診断を行い、自己診断内容とエラー内容を表示する情報処理装置のエラー表示を行うプログラムを記録した記録媒体であって、

前記プログラムは、

自己診断の途中で発生したハードウェアのエラー情報を、一度記録する処理と、

自己診断の最後に、自己診断のエラー表示の終了後、一度記録したハードウェアのエラー内容を読み出して、再表示する処理と、

をコンピュータに実行させるコンピュータ読み取り可能な記録媒体。

【請求項 5】 ハードウェアのエラー情報を表示する情報処理装置のエラー表示を行うプログラムを記録した記録媒体であって、

エラーの内容により優先順位を付ける処理と、

複数のハードウェアのエラーが発生した場合、一番優先順位の高いハードウェアのエラーを検出する処理と、

検出した一番優先順位の高い、ハードウェアのエラー情報を表示する処理と、

をコンピュータに実行させるコンピュータ読み取り可能な記録媒体。

な記録媒体。

【請求項 6】 ハードウェアのエラー情報を表示する情報処理装置のエラー表示を行うプログラムを記録した記録媒体であって、

エラーの内容により優先順位を付ける処理と、

ハードウェアのエラー回数を計数する処理と、

予め決められた回数以上のエラーの発生を検出する処理と、

低い優先順位のハードウェアのエラーは、予め決められた回数以上、エラーが発生した場合に表示する処理と、

をコンピュータに実行させるコンピュータ読み取り可能な記録媒体。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、コンピュータ等の情報処理装置におけるエラー表示方法に関し、特に、BIOS (Basic Input Output System) の自己診断と、PCI (Peripheral Component Interconnect) パリティエラー等のハードウェアエラーを操作者に知らせるための情報処理装置のエラー表示方法、及びそのプログラムを記録した記録媒体に関する。

## 【0002】

【従来の技術】図 7 に、一般的なコンピュータの構成を示す。図 7 に示すように、一般的なコンピュータ 100 は、CPU 101 と、メモリ 102 と、BIOS-ROM 103 と、PCI スロット 106、107、108、109、110 と、PCI ノースブリッジ回路 104 と、PCI サウスブリッジ回路 105 と、入出力制御装置 114 から構成されている。また、更にファン 111 と、LCD パネル 112 と、不揮発性ランダムアクセスメモリ（以降 NVRAM と称す）113 が実装されている。CPU 101 は、中央演算処理部である。メモリ 102 は、CPU 101 の演算処理結果等を一時記録するメモリである。BIOS-ROM 103 は、コンピュータ 100 が起動された時に、最初にコンピュータ 100 の基本的な装置を制御するプログラムである BIOS を予め記録してあるリードオンリメモリである。PCI スロット 106、107、108、109、110 は、PCI バスと呼ばれる高速バスで、コンピュータの内部に周辺回路を増設するインタフェースである。PCI ノースブリッジ回路 104 は、CPU 101、及びメモリ 102 と PCI バス間の信号変換を行う回路である。PCI サウスブリッジ回路 105 は、PCI バスとその他のバスとの信号変換および SMI (System Management Interrupt) 制御を行う回路である。SMI は、最上位のシステム割り込みよりもさらに上位に位置する特殊な割り込みである。入出力制御回路 114 は、コンピュータ 100 に接続された外部入出力装置の制御を行う回路である。また、ファン 111 は、上述の各構成要素を空冷で冷やすためのファンである。LCD (Liquid Crystal

Display) パネル 112 は、コンピュータ 100 の状態を表示する表示装置である。NVRAM 113 は、エラー情報を記録するため、図 5 のような構成を持つ不揮発性のランダムアクセスメモリである。

【0003】次に、従来のコンピュータにおける自己診断（以下 POST : Power On Self Test とする）処理ルーチンの流れを説明するフローチャートを図 8、従来の SMI 処理ルーチンの流れを説明するフローチャートを図 9 に示す。コンピュータ 100 の電源投入時、CPU 101 は、まず BIOS-ROM 103 から POST を行うプログラムを読み込む（ステップ S81）。この POST は、電源投入時のみ行われる。自己診断の内容は、主にメモリ 102 のチェックや CPU 101 や入出力制御装置 114 等の各回路、各デバイスの初期化・設定と、その正常性の確認である。次に、BIOS-ROM 103 から読み込んだ POST を行うプログラムを実行する（ステップ S82）。CPU 101 は、POST の進行状況に従って、LCD パネル 112 に、その時の状況に対応する POST コードを書き込み、表示する（ステップ S83）。この表示コードはコンピュータの BIOS によって予め決められている。POST コードが表示されたら、CPU 101 は、POST コードに従って、対応する初期化・設定を行う（ステップ S84）。そして、POST が全て終了するまで、以上の動作を繰り返す（ステップ S85 の NO）。

【0004】このコンピュータはハードウェアエラーの発生を検知する為に、CPU 101、メモリ 102、PCI スロット 106、107、108、109、110、PCI ノースブリッジ回路 104、ファン 111 には図示しないエラー検知回路が組み込まれている。ハードウェアエラー発生時には、エラー検知回路から PCI サウスブリッジ回路 105 にエラー情報が通知される。更に、PCI サウスブリッジ回路 105 から CPU 101 にエラー情報が通知され、SMI が発生するハードウェア構成になっている。SMI が発生すると BIOS-ROM 103 に格納されている SMI 処理ルーチンが起動する。図 9 に示す SMI 処理ルーチンに従い、CPU 101 は、まず、図 10 のような PCI サウスブリッジ回路 105 のレジスタよりハードウェアエラーの種別を特定する（ステップ S91）。次に、そのエラー情報を LCD パネル 112 に表示する（ステップ S92）。そして、発生時刻などの情報を付加して NVRAM 113 のログ格納エリア 404 にログを記録する（ステップ S93）。エラー内容を表示するための従来技術としては、特開平 10-11328 号公報に開示される技術がある。これは、BIOS の自己診断内容（POST コード）を主に表示するため 7 セグメント表示器をハードウェアにより時分割表示することによって複数の情報の表示を行い、BIOS の自己診断（POST）結果だけでなく、ハードウェアエラーの種別の表示を可能とする

技術である。

#### 【0005】

【発明が解決しようとする課題】SMI の発生は、POST において、初期設定をすることにより初めて可能になり、それ以降エラー情報の LCD 表示、および NVRAM 113 へのログの記録が可能となる。しかし、SMI 初期化以降の POST 中にハードウェアエラーが発生した場合、一度は LCD パネルにエラー表示されるが、その後、自己診断内容（POST コード）表示が上書きされる為、操作者がハードウェアエラーを発見できなかった。また、特開平 10-11328 号公報に記載の技術では、時分割により BIOS の自己診断（POST）結果、及びハードウェアエラーの表示を行うために、必要な時期にほしい情報が一時しか出ないため、操作者にわかりづらくなってしまいう問題があった。更に、1 行 1 メッセージ分の LCD パネルで操作者にわかりやすくハードウェアエラーを表示するために、LCD パネルには 1 種類のみエラー表示する必要がある。しかし、複数種類のハードウェアエラーが発生した場合、最後のエラーだけが残ってしまい、重要なエラーが最初に発生していた場合、LCD に残らない為、操作者に不利益を与えるという問題があった。また、ハードウェアで自動修正を行う形態のエラーや、環境により希に発生する可能性があるエラーの場合、LCD に表示されること自体が、操作者にあまり重要で無い情報を与える結果となり、操作者に不利益を与えるという問題があった。

【0006】本発明は、上記問題点に鑑みてなされたもので、操作者に不利益になるエラー表示を解消し、必要な情報を的確に表示する情報処理装置のエラー表示方法、及びそのプログラムを記録した記録媒体を提供することを目的とする。

#### 【0007】

【課題を解決するための手段】上記問題点を解決するために、本発明は、電源投入時に自己診断を行い、自己診断内容とエラー内容を表示する情報処理装置のエラー表示方法であって、自己診断の途中で発生したハードウェアのエラー情報を、一度記録する処理と、自己診断の最後に、自己診断のエラー表示の終了後、一度記録したハードウェアのエラー内容を読み出して、再表示する処理とを含むことを特徴とする。

【0008】本発明は、ハードウェアのエラー情報を表示する情報処理装置のエラー表示方法であって、エラーの内容により優先順位を付ける処理と、複数のハードウェアのエラーが発生した場合、一番優先順位の高いハードウェアのエラーを検出する処理と、検出した一番優先順位の高い、ハードウェアのエラー情報を表示する処理とを含むことを特徴とする。

【0009】本発明は、ハードウェアのエラー情報を表示する情報処理装置のエラー表示方法であって、エラーの内容により優先順位を付ける処理と、ハードウェアの

エラー回数を計数する処理と、予め決められた回数以上のエラーの発生を検出する処理と、低い優先順位のハードウェアのエラーは、予め決められた回数以上、エラーが発生した場合に表示する処理とを含むことを特徴とする。

【0010】本発明は、電源投入時に自己診断を行い、自己診断内容とエラー内容を表示する情報処理装置のエラー表示を行うプログラムを記録した記録媒体であって、プログラムは、自己診断の途中で発生したハードウェアのエラー情報を、一度記録する処理と、自己診断の最後に、自己診断のエラー表示の終了後、一度記録したハードウェアのエラー内容を読み出して、再表示する処理とをコンピュータに実行させることを特徴とする。

【0011】本発明は、ハードウェアのエラー情報を表示する情報処理装置のエラー表示を行うプログラムを記録した記録媒体であって、エラーの内容により優先順位を付ける処理と、複数のハードウェアのエラーが発生した場合、一番優先順位の高いハードウェアのエラーを検出する処理と、検出した一番優先順位の高い、ハードウェアのエラー情報を表示する処理とをコンピュータに実行させることを特徴とする。

【0012】本発明は、ハードウェアのエラー情報を表示する情報処理装置のエラー表示を行うプログラムを記録した記録媒体であって、エラーの内容により優先順位を付ける処理と、ハードウェアのエラー回数を計数する処理と、予め決められた回数以上のエラーの発生を検出する処理と、低い優先順位のハードウェアのエラーは、予め決められた回数以上、エラーが発生した場合に表示する処理とをコンピュータに実行させることを特徴とする。

【0013】以上の構成により、自己診断の表示のみが残ったり、あるいは後から発生した優先順位の低いハードウェアエラーの表示のみが残るという操作者に不利益になるエラー表示を解消し、優先順位の高いハードウェアエラー等の必要な情報を的確に表示することが可能となる。

#### 【0014】

【発明の実施の形態】以下、本発明の情報処理装置のエラー表示方法を図面を参照して説明する。また、情報処理装置は、図7に示す一般的なコンピュータとする。まず、第1の実施形態として、POST中にPCIパリティエラーが発生した場合を一例に、情報処理装置のエラー表示方法を、図1のPOST処理ルーチンの流れを説明するフローチャート、及び図2のSMIルーチンの流れを説明するフローチャートを用いて説明する。図1に示すように、本実施形態のPOST処理では、コンピュータ100の電源投入時、CPU101は、まずBIOS-ROM103からPOSTを行うプログラムを読み込む(ステップS11)。従来例と同様、このPOSTは、電源投入時のみ行われる。自己診断の内容は、

主にメモリ102のチェックやCPU101や各回路、各デバイスの初期化・設定の正常性の確認である。次に、BIOS-ROM103から読み込んだPOSTを行うプログラムを実行する(ステップS12)。CPU101は、POSTの進行状況に従って、LCDパネル112に、その時の状況に対応するPOSTコードを書き込み、表示する(ステップS13)。この表示コードは標準的なコンピュータのBIOSによってほぼ決められている。POSTコードが表示されたら、表示したPOSTコードに対応する初期化・設定を行う(ステップS14)。次に、CPU101は、必要なPOSTが全て終了したかをチェックする(ステップS15)。もし、まだ次のPOSTが残っている場合(ステップS15のNO)、ステップS12に戻り、次のPOST処理を行う(ステップS12)。

【0015】また、POST中にPCIパリティエラーが発生すると、図2に示すSMI処理ルーチンに従い、CPU101は、図10に示したPCIサウスブリッジ回路105のレジスタから、SMIがPCIパリティエラーにより発生したことを知る(ステップS21)。次に、PCIパリティエラーの情報をNVRAM113のハードウェアエラー情報格納エリア400に記録する(ステップS22)。そして、LCDパネル112に、“PCI PERR”と表示する(ステップS23)。LCDパネル112にエラー情報を表示したら、エラーの発生時刻などの情報を付加してNVRAM113のログ格納エリア404に、ハードウェアエラー情報としてログを記録する(ステップS24)。

【0016】一方、CPU101は、まだ、次のPOSTが残っているため、LCDパネル112に、その時のPOSTコードを上書き表示する(ステップS13)。POSTコードが表示されたら、上述したステップS14、ステップS15の動作を繰り返す。ステップS15において、全てのPOSTが終了したと判断した場合(ステップS15のYES)、NVRAM113からハードウェアエラー情報を入手する。ハードウェアエラー情報には、ステップS24において、PCIパリティエラーが記録されているので、LCDパネル112に、“PCI PERR”と表示する(ステップS16)。これにより操作者はPOST中にPCIパリティエラーが発生したことを知ることが出来る。

【0017】次に、第2の実施形態として、RUNTIME(OS動作)中にPCIパリティエラー及びファンアラームが続けて発生した場合を一例に、情報処理装置のエラー表示方法を、図3のSMIルーチンの流れを説明するフローチャートを用いて説明する。PCIパリティエラーとファンアラームの重要度を比較すると、ファンアラームよりもPCIパリティエラーの方が重要度が高く、発生したことを先に操作者に知らせなければならない。RUNTIME中にPCIパリティエラーが発生

すると、まず、CPU101は、図3に示すSMI処理ルーチンに従い、図10に示すPCIサウスブリッジ回路105のレジスタから、SMIがPCIパリティエラーにより発生したことを知る(ステップS31)。次に、PCIパリティエラーを示す数値をNVRAM113のハードウェアエラー情報格納エリア400に記録する(ステップS32)。PCIパリティエラーを示す数値をNVRAM113に記録したら、CPU101は、図6に示したPCIパリティエラーの優先順位の数値とNVRAM113中に記録されたハードウェアエラーの優先順位を示す数値を比較する(ステップS33)。

【0018】ここでは、まだNVRAM113には何も記録されていないため、現エラーの優先順位の方が高いと判断し(ステップS33のYES)、LCDパネル112に、“PCI PERR”と表示する(ステップS34)。次に、PCIパリティエラーの優先順位を示す数値をNVRAM113の優先順位格納エリア401に記録する(ステップS35)。そして、発生時刻などの情報を付加してNVRAM113のログ格納エリア404にログを記録する(ステップS36)。その後、ファンアラームが発生すると、図3に示すSMI処理ルーチンに従い、CPU101は、図10に示したPCIサウスブリッジ回路105のレジスタからSMIがファンアラームにより発生したことを知る(ステップS31)。次に、ファンアラームを示す数値をNVRAM113に記録する(ステップS32)。ファンアラームを示す数値をNVRAM113のハードウェアエラー情報格納エリア400に記録したら、CPU101は、図6に示したファンアラームの優先順位の数値とNVRAM113中に記録されたハードウェアエラーの優先順位を示す数値を比較する(ステップS33)。

【0019】ここでは、NVRAM113に記録された、先に発生したPCIパリティエラーの優先順位が高いので(ステップS33のNO)、LCDパネル表示等は飛ばして、発生時刻などの情報を付加してNVRAM113のログ格納エリア404にログを記録する(ステップS36)。これにより、重要度の低いファンアラームに対する表示はせず、LCDパネル112に、重要度の高いPCIパリティエラーに対する“PCI PERR”という表示がされたままになるので、操作者はPCIパリティエラーが発生したと知ることが出来る。

【0020】次に、第3の実施形態として、RUNTIME(OS動作)中にメモリCorrectableエラー(以下MEMCエラーとする)が発生した場合を一例に、情報処理装置のエラー表示方法を、図4のSMIルーチンの流れを説明するフローチャートを用いて説明する。装置によってはMEMCエラーはハードウェアで自動訂正するので、その場合、操作者に発生を知らせる重要度はあまり高くはない。よって、同一時間内にN回以上発生した場合のみLCD表示することにする。RU

NTIME中にMEMCエラーが発生すると、図4に示すSMI処理ルーチンに従い、CPU101は、図10に示したPCIサウスブリッジ回路105のレジスタから、SMIがMEMCエラーにより発生したことを知る(ステップS41)。

【0021】次に、MEMCエラーが発生した年月日時を、NVRAM113に記録されたハードウェアエラーが発生した年月日時と比較する(ステップS42)。もし、MEMCエラーが発生した年月日時とNVRAM113に記録されたハードウェアエラーが発生した年月日時が同じ場合(ステップS42のYES)、NVRAM113のMEMCエラー発生回数格納エリア403に記録された発生回数を示す数値を加算する(ステップS43)。もし、MEMCエラーが発生した年月日時とNVRAM113に記録されたハードウェアエラーが発生した年月日時が違う場合(ステップS42のNO)、NVRAM113のMEMCエラー発生回数格納エリア403に記録された発生回数を示す数値をクリアする(ステップS44)。その後、NVRAM113のMEMCエラー発生回数格納エリア403に記録された発生回数を示す数値がN回より多いかどうかを比較する(ステップS45)。

【0022】発生回数を示す数値が、N回以上の場合(ステップS45のYES)、LCDパネル112に、“MEM CERR”と表示する(ステップS46)。次に、MEMCエラーが発生した年月日時をNVRAM113のMEMCエラー発生年月日時格納エリア402に記録する(ステップS47)。そして、MEMCエラーを示すエラー情報に発生時刻などの情報を付加してNVRAM113のログ格納エリア404にログを記録する(ステップS48)。

【0023】発生回数を示す数値が、0～(N-1)回の場合(ステップS45のNO)、LCD表示等はせずMEMCエラーが発生した年月日時をNVRAM113のMEMCエラー発生年月日時格納エリア402に記録する(ステップS47)。次に、MEMCエラーを示すエラー情報に発生時刻などの情報を付加してNVRAM113のログ格納エリア404にログを記録する(ステップS48)。これにより、操作者は必要な情報のみを知ることが出来る。

【0024】また、上述の第1乃至第3の実施形態に示した情報装置のエラー表示をするための処理を、コンピュータ読みとり可能な記録媒体に記録して、この記録媒体に記録されたプログラムをコンピュータシステムに読み込ませ、実行しても良い。ここで、上記「コンピュータシステム」とは、OSや周辺機器等のハードウェアを含み、さらにWWW(World Wide Web)システムを利用している場合であれば、ホームページ提供環境(あるいは表示環境)も含むものとする。また、「コンピュータ読みとり可能な記録媒体」とは、フロツ

ピー（登録商標）ディスク、光磁気ディスク、ROM、CD-ROM等の可搬媒体、コンピュータシステムに内蔵されるハードディスク等の記憶装置のことをいう。更に、「コンピュータ読みとり可能な記録媒体」とは、インターネット等のネットワークや電話回線等の通信回線を介してプログラムを送信する場合のように、短時間の間、動的にプログラムを保持するもの（伝送媒体もしくは伝送波）、その場合のサーバやクライアントとなるコンピュータシステム内部の揮発性メモリのように、一定時間プログラムを保持しているものも含むものとする。

【0025】また、上記プログラムは、前述した機能の一部を実現するためのものであっても良く、更に前述した機能をコンピュータシステムに既に記憶されているプログラムとの組み合わせで実現できるもの、いわゆる差分ファイル（差分プログラム）であっても良い。

【0026】

【発明の効果】以上の如く本発明によれば、自己診断の途中で発生したハードウェアのエラー情報を記録する処理と、自己診断内容の表示の終了後、記録されたハードウェアのエラー内容を表示する処理とを設けた。これにより、ハードウェアエラーが発生した場合、ハードウェアエラー表示に上書きされた自己診断内容表示に加えて、再度ハードウェアエラーを表示することが可能となる。更に本発明は、発生したハードウェアのエラーについて、優先順位を付け、複数のハードウェアのエラーが発生した場合、一番優先順位の高いハードウェアのエラーを記録することとした。これにより、後から優先順位の低いハードウェアエラーが発生し、先に発生した優先順位の高いハードウェアエラーの表示に上書き表示することがなくなる。更に本発明は、発生したハードウェアのエラーについて、ハードウェアのエラー回数を計数し、低い優先順位のハードウェアのエラーは、予め決められた回数以上発生した場合に記録することとした。これにより、優先順位の低いハードウェアエラーに関しては、状況が悪く対処するべき状態にある場合のみ表示することが可能となる。従って、BIOSの自己診断（POST）結果だけでなく、複数種類、複数回のハードウェアエラーが起きた場合でも、操作者が一番必要なハードウ

ェアエラーの情報を表示し、操作者は有効な情報を知ることができるようになるという効果がある。

【図面の簡単な説明】

【図1】 本発明のPOST処理ルーチンの流れを説明するフローチャートである。

【図2】 本発明の第1の実施形態で説明するSMI処理ルーチンの流れを説明するフローチャートである。

【図3】 本発明の第2の実施形態で説明するSMI処理ルーチンの流れを説明するフローチャートである。

【図4】 本発明の第3の実施形態で説明するSMI処理ルーチンの流れを説明するフローチャートである。

【図5】 NVRAMの内容を説明する図である。

【図6】 ハードウェアエラーの優先順位のテーブルを説明する図である。

【図7】 コンピュータの構成を示す図である。

【図8】 従来のPOST処理ルーチンの流れを説明するフローチャートである。

【図9】 従来のSMI処理ルーチンの流れを説明するフローチャートである。

【図10】 PCIサウスブリッジのレジスタの内容を説明する図である。

【符号の説明】

100	コンピュータ
101	CPU
102	メモリ
103	BIOS-ROM
104	PCIノースブリッジ回路
105	PCIサウスブリッジ回路
106~110	PCIスロット
111	ファン
112	LCDパネル
113	NVRAM
114	入出力制御装置
400	ハードウェアエラー情報格納エリア
401	優先順位格納エリア
402	MEMCエラー発生年月日時格納エリア
403	MEMCエラー発生回数格納エリア
404	ログ格納エリア

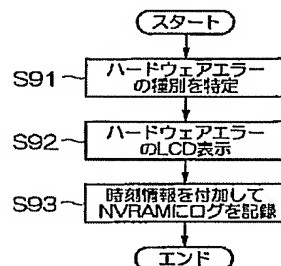
【図5】

ハードウェアエラー情報格納エリア	400
優先順位格納エリア	401
MEMCエラー発生年月日時格納エリア	402
MEMCエラー発生回数格納エリア	403
ログ格納エリア	404

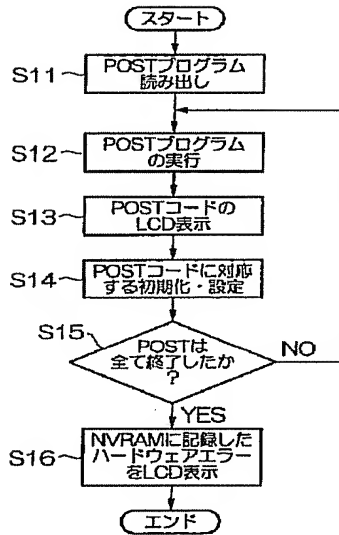
【図6】

BIT6:ファンアラーム	優先順位:1
BIT5:PCIエラー	優先順位:5
BIT4:PCIパリティエラー	優先順位:5
BIT3:MEMUエラー	優先順位:5
BIT2:MEMCエラー	優先順位:2
BIT1:CPUエラー	優先順位:5

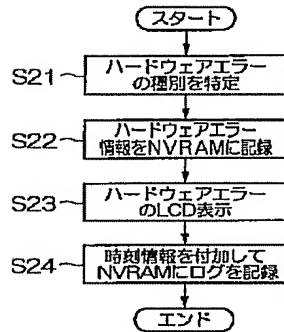
【図9】



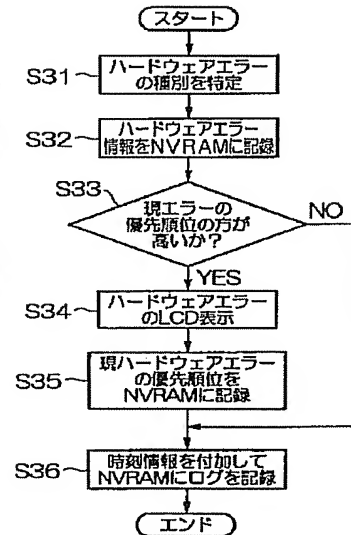
【図1】



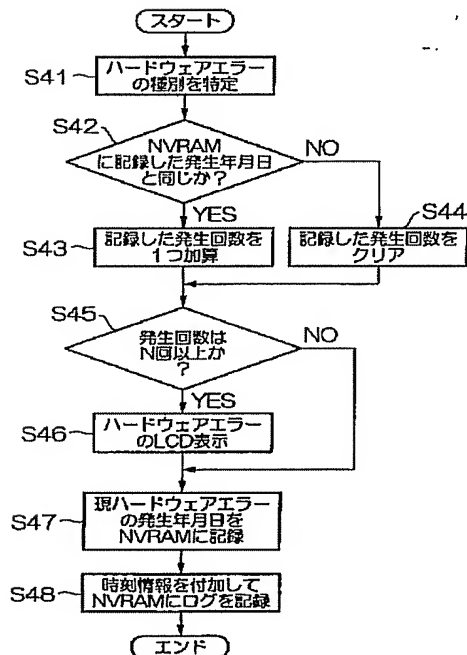
【図2】



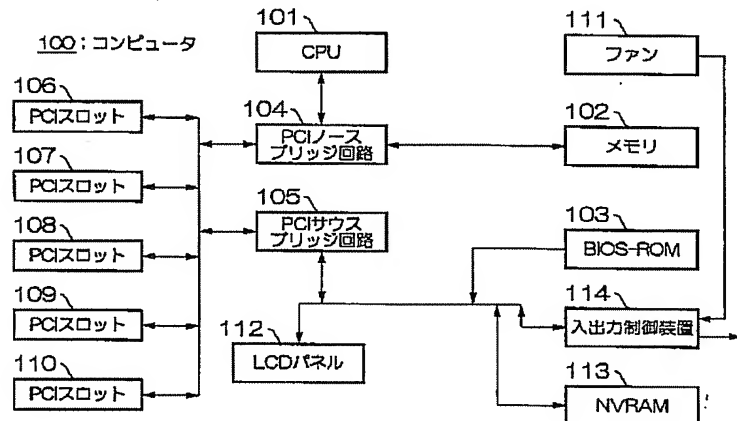
【図3】



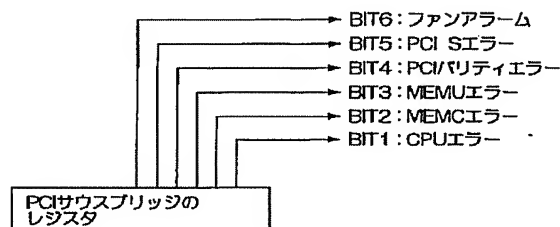
【図4】



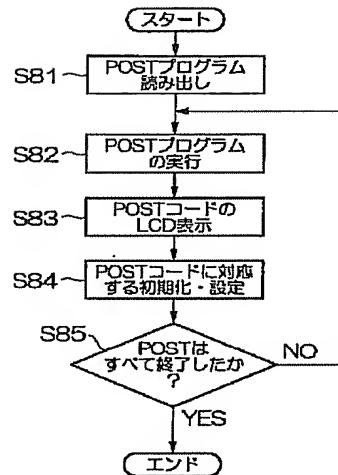
【図7】



【図10】



【図8】



フロントページの続き

Fターム(参考) 5B042 GA09 GB02 GC07 JJ01 KK01  
 KK13 LA20 MB05 MC15 MC27  
 NN04  
 5B048 CC11 CC17 DD09  
 5B069 AA01 AA19 BA06 HA05 NA04  
 5E501 AA02 AC32 BA03 CA04 FA23  
 FA46



## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-331342

(43)Date of publication of application : 30.11.2001

(51)Int.Cl. G06F 11/22  
 G06F 3/00  
 G06F 3/14  
 G06F 11/32

(21)Application number : 2000-151940

(71)Applicant : NEC KOFU LTD

(22)Date of filing : 23.05.2000

(72)Inventor : SUEKI KOICHI

(54) METHOD FOR DISPLAYING INFORMATION PROCESSOR ERROR AND RECORDING MEDIUM WITH ERROR DISPLAY PROGRAM RECORDED THEREON

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an error display method, capable of accurately displaying necessary information of an information processor and a recording medium recording an error display program.

SOLUTION: When a power supply is turned on, a CPU reads out the program for executing POST from a BIOS-ROM and executes the program (steps S11, S12). Then the CPU performs the display and initialization/setting of a corresponding POST code, in accordance with the progress state of the POST (steps S13, S14). When a PCI parity error is generated in the POST, the CPU is allowed to know the generation of an SMI from a PCI south bridge circuit due to the PCI parity error. After recording the PCI parity error information in a hardware error information storing area of an NVRAM, a POST code is overwritten and displayed by a succeeding POST (step S13). When the all POSTs are completed, the hardware error information is acquired from the NVRAM and 'PCI PERR' is displayed (step S16).

